



Universität Hamburg
DER FORSCHUNG | DER LEHRE | DER BILDUNG

Proseminar Speicher- und Dateisysteme

Flash

vorgelegt von

Jannik Spieß

Fakultät für Mathematik, Informatik und Naturwissenschaften
Fachbereich Informatik
Arbeitsbereich Wissenschaftliches Rechnen

Studiengang: Wirtschaftsinformatik
Matrikelnummer: 6915985

Betreuer: Jannik Squar

Hamburg, 2019-02-28

Inhaltsverzeichnis

1	Einleitung und Abgrenzung	3
2	Entwicklung der Flash-Technologie	5
2.1	MOSFET	5
2.2	EPROM und „hot electron injection“	6
2.3	EEPROM und Fowler-Nordheim-Tunnel	7
3	Flash	8
3.1	Allgemeine Merkmale von Flash	8
3.2	NOR- und NAND-Flash	8
3.3	Flash-Controller und Dateisysteme	10
3.4	Vergleich SSD und HDD	11
4	3D Flash	12
4.1	3D Flash Technologie	12
4.2	Samsung 3D V NAND	12
5	Zusammenfassung	13
	Literaturverzeichnis	14
	Abbildungsverzeichnis	16

1 Einleitung und Abgrenzung

Die vorliegende Arbeit thematisiert die Speichertechnologie Flash. Diese Technologie findet Gebrauch in jeglichen elektrischen Geräten, die einen Speicher benötigen. Unter anderem werden Flash-Speicher in Druckern, Digitalkameras, USB-Speichergeräten und vielen weiteren Geräten verbaut (siehe Grafik „Übersicht zu Einsatzmöglichkeiten von Flash“).

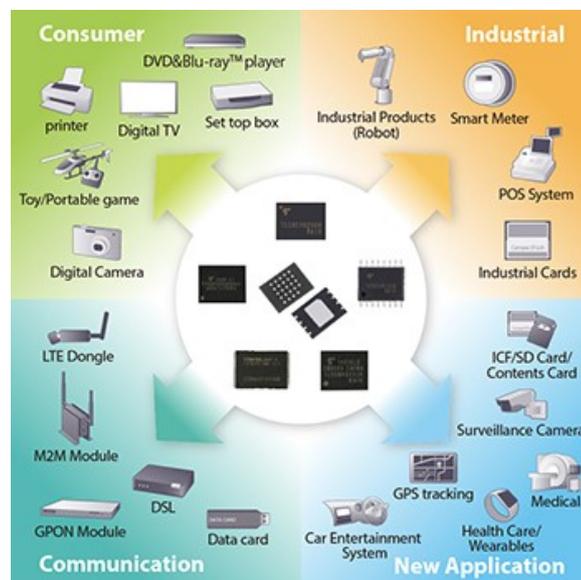


Abbildung 1.1: Übersicht zu Einsatzmöglichkeiten von Flash

Dies bedingen die besonderen Eigenschaften dieser Technologie, die im Weiterem diskutiert werden. Im Bereich der Speichermedien unterscheidet man größtenteils in elektrische, magnetische und optische Speichermedien. In den Bereich der magnetischen Speichermedien fallen beispielsweise HDDs (Hard Disk Drive) und Disketten. Zu den optischen Speichermedien gehören CDs und DVDs. Elektrische Speichermedien werden zudem in flüchtige, permanente und semi-permanente unterteilt. Dies beschreibt die Art und Weise wie Daten auf dem jeweiligen Medium erhalten bleiben und verändert werden können. Zum Beispiel ist DRAM (Dynamic Random Access Memory) ein flüchtiges elektrisches Speichermedium, da hier die Daten ohne anliegen einer elektrischen Spannung verloren gehen. Bei permanenten Speichermedien ist das Verändern gespeicherter Daten nicht möglich. Dies ist aber bei semi-permanenten Speichermedien möglich. Außerdem ermöglichen diese Medien die Speicherung der Daten ohne eine dauerhaft

anliegende Spannung. Die Flash Technologie ist eindeutig bei den elektrischen semi-permanenten Speichermedien einzuordnen. Um die Technologie besser zu verstehen, werden im Folgenden der allgemeine Aufbau eines Transistors erklärt, sowie Vorgänger der Flash-Technologien besprochen. Diese Technologien stammen aus den Bereichen der permanenten und semi-permanenten Speichermedien. Diese Technologien benutzen alle beim Flash vorkommenden Effekte und Mechanismen. Mit dem zuvor beschriebenen Transistor soll nun ein vollständiges Bild der Flash-Technologie entstanden sein, damit im Weiteren auf die verschiedenen Ausprägungen von Flash (NOR- und NAND-Flash) eingegangen werden kann. Anschließend wird in diesem Bericht auf den Flash-Controller und diesbezügliche Dateisysteme eingegangen, sowie ein Ausblick auf 3D-Flash gegeben.

2 Entwicklung der Flash-Technologie

In diesem Kapitel werden grundlegende Technologien und Effekte erläutert, die in der Flash-Technologie Verwendung finden. Anhand des MOSFET soll der allgemeine Aufbau eines Transistors erklärt werden. Durch die EPROM-Technologie wird das Schreiben mittels „hot electron injection“ verdeutlicht. Und die EEPROM-Technologie wird erklärt, um den Fowler-Norheim-Tunnel-Effekt zu verdeutlichen, welcher zum Löschen beim Flash zum Einsatz kommt.

2.1 MOSFET

MOSFET steht für Metal-Oxide-Semiconductor Feld Effect-Transistor und ist einer der meist verbreitetsten und elementarsten Transistoren. Der Aufbau dieses Transistors ist in der nachfolgenden Abbildung (Klassischer Aufbau eines MOSFET) dargestellt. Er besteht aus der sogenannten Source und Drain zwischen denen Strom fließen oder nicht fließen soll. Hierzu müssen Elektronen durch den sogenannten Body gelangen, was durch eine anliegende Spannung, die Schwellspannung, am Gate ermöglicht wird. Durch das Anlegen der besagten Spannung am Gate bildet sich eine Art Elektronenfeld zwischen Source und Drain, da eine Oxid-Schicht zwischen Body und Gate einen Abfluss in Richtung des Gates verhindert. Das Ausrichten des Elektronenfeldes und das anschließende Fließen des Stromes von Source nach Drain wird begünstigt durch das n-dotierte Material von Source und Drain und dem p-dotierten Material des Bodys. N-dotiert steht für besonders viele Valenzelektronen und p-dotiert für besonders wenige Valenzelektronen in den jeweiligen Materialien. Dieser Aufbau ist für die meisten Transistoren elementar und deshalb besonders gut um komplizierte Transistoren und deren Funktionsweisen zu verstehen. Der Name MOSFET ist im Übrigen veraltet, weil für das Gate heutzutage überwiegend kein Metall eingesetzt wird, sondern Polysilizium. Der Name ist jedoch geblieben, obwohl eine Bezeichnung als Metal Isolator Semiconductor Feld Effect Transistor präziser wäre.

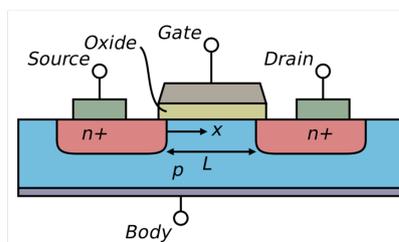


Abbildung 2.1: Klassischer Aufbau eines MOSFET

2.2 EPROM und „hot electron injection“

Der EPROM (erasable programmable read only memory) ähnelt dem Aufbau eines Flash sehr. Es handelt sich hier um ein MOSFET mit einem sogenannten Floating-Gate, auch FG-MOS genannt. Dieses Gate ist eine isolierte Steuerelektrode auf der zwei Zustände gespeichert werden können. Diese Zustände sind „Gate ist geladen“ (Elektronen befinden sich im Floating-Gate) und „Gate ist ungeladen“ (keine Elektronen befinden sich im Floating-Gate). Beide Zustände können später als logische 1 oder logische 0 interpretiert werden. Der Name Floating-Gate ist dadurch entstanden, dass dieses Gate durch zwei isolierende Oxidschichten umgeben ist und somit keine direkte Verbindung zu Ladungsträgern besteht (siehe Abbildung „EPROM“). Das Beschreiben des Floating-Gates geschieht hier durch „hot electron injection“. Bei diesem Vorgang wird eine hohe Spannung am Drain angelegt, welche zu Kollisionen von Elektronen im Substrat führt. Dadurch werden Elektronen energetisch geladen (hot) und können durch eine weitere Spannung am Gate dazu bewegt werden, dass sie durch die Oxidschicht auf das Floating-Gate gelangen. Bei jedem Schreibvorgang wird die Oxidschicht beschädigt. Der Lesevorgang besteht hauptsächlich daraus, eine Schwellenspannung am Gate anzulegen und zu messen, ob Strom fließt oder nicht fließt, was, wie schon beschrieben, als 0 oder 1 interpretiert wird (siehe Abbildung „Schwellenspannung“). Die besagte Schwellenspannung ist eine Spannung, die genau so hoch ist, dass bei geladenem Floating-Gate die Abschirmungseffekte der Elektronen des Floating-Gates nicht überwunden werden, jedoch bei ungeladenem Floating-Gate groß genug ist, um das Elektronenfeld zwischen Source und Drain auszurichten. Im ersten Fall würde man durch die Schwellenspannung zu dem Ergebnis kommen, dass kein Strom fließt. Im zweiten Fall mit der gleichen Spannung würde Strom zwischen Source und Drain fließen. Das Löschen beim EPROM geschieht durch Entfernen der Transistoren und Bestrahlung dieser mit UV-Licht. Dies ist der größte Unterschied zu Flash.

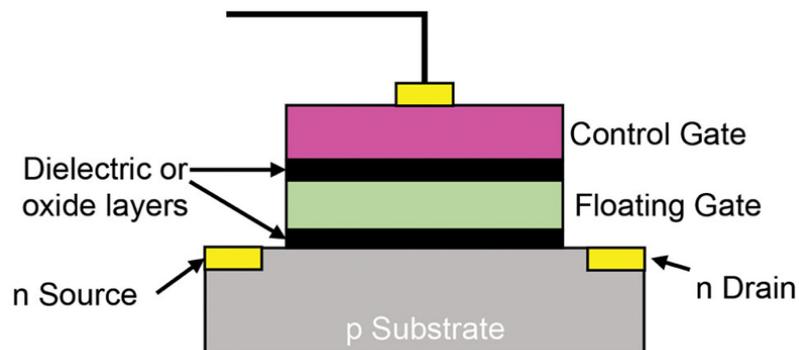


Abbildung 2.2: EPROM

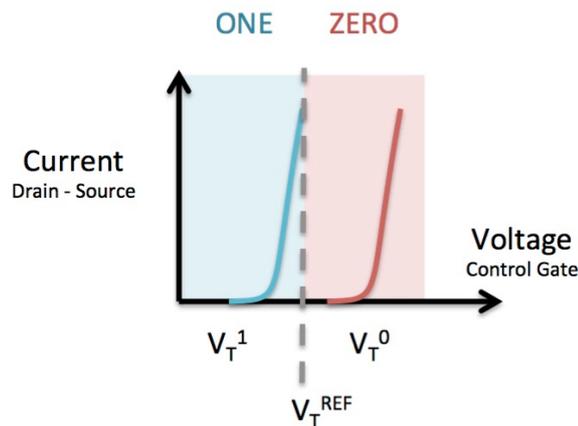


Abbildung 2.3: Schwellenspannung

2.3 EEPROM und Fowler-Nordheim-Tunnel

Das zweite „E“ in EEPROM steht für „electrically“ und bezieht sich auf das Löschen von zuvor beschriebenen Transistoren. Dieses Löschen war bei EPROMs sehr aufwändig und kann bei EEPROMs durch den Fowler-Nordheim-Tunnel geschehen, da bei diesen Transistoren die Oxidschicht zwischen Substrat und Floating-Gate dünner ist. Der Fowler-Nordheim-Tunnel ist ein quantenmechanischer Effekt, der besagt, dass Elektronen Potenzialbarrieren von endlicher Höhe, wie die Oxidschicht um das Floating-Gate, überwinden können trotz geringerer Energie als die der Barriere. Dieser Effekt ist nach den Physikern Ralph Howard Fowler und Lothar Nordheim benannt und wird auch zum Löschen bei Flash eingesetzt. Bei EEPROMs wird der Fowler-Nordheim-Tunnel für die Schreib- und Löschvorgänge benutzt. Außerdem wird bei EEPROMs ein weiterer kleinerer Transistor verbaut, um die Bit-Auswahl steuern zu können, welches das Löschen von einzelnen Einträgen ermöglicht.

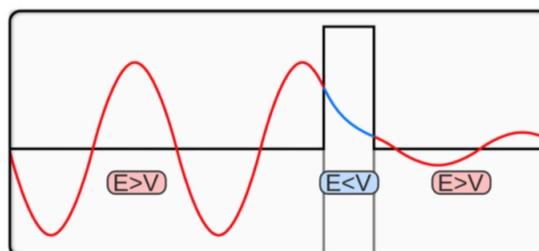


Abbildung 2.4: Fowler-Nordheim-Tunnel

3 Flash

In diesem Kapitel wird der Flash beschrieben und die verschiedenen Ausprägungen (NAND-Flash und NOR-Flash). Außerdem soll ein Überblick von unterstützenden Dateisystemen und dem Flash-Controller gegeben werden. Abschließend werden die Vorteile von SSDs (Solid State Drive) und HDDs (Hard Disk Drive) gegenübergestellt, um die Bedeutung der Flash-Technologie zu einer älteren weitverbreiteten Technologie zu sehen.

3.1 Allgemeine Merkmale von Flash

Zusammenfassend ist Flash eine Kombination von EPROM und EEPROM. Flash benutzt den Transistoraufbau eines EPROM, sowie das Schreiben durch „hot electron injection“ und Lesen mittels einer Schwellenspannung. Vom EEPROM wurde das Löschen mit Hilfe des Fowler-Nordheim-Tunnels übernommen, jedoch nicht die zusätzlichen Transistoren für die Bit-Auswahl. Daraus folgt, dass bei Flash das Löschen von programmierten Transistoren nur in größeren Blöcken stattfinden kann. Aus dieser Eigenschaft ist der Name „Flash“ (Blitz) entstanden, weil durch das gleichzeitige Löschen von mehreren Transistoren dieses besonders schnell geworden ist. Der Verzicht auf mechanische rotierende Teile bei Flash ermöglicht eine Benutzung ohne extreme Wärmeentwicklung bei sehr hohen oder tiefen Außentemperaturen. Außerdem sind dadurch die gespeicherten Daten des jeweiligen Mediums nicht anfällig gegen Stöße und die Daten sind umgehend vorhanden (sofort mit Anlegen einer Spannung).

3.2 NOR- und NAND-Flash

Es gibt zwei Speicherzellenanordnungsarten, die hauptsächlich bei Flash eingesetzt werden. Zum einen gibt es NOR-Flash, welches für eine logisch negierte Oder-Verknüpfung der einzelnen Transistoren steht. Zum anderen gibt es NAND-Flash, welches für eine logisch negierte Und-Verknüpfung steht. NOR-Flash ist effektiv beim Lesen von kleineren Dateien, da durch die aufwändige Oder-Verknüpfung die einzelnen Transistoren direkter angesteuert werden können als bei NAND-Flash (siehe Abbildungen „NOR-Flash“ und „NAND-Flash“). Bei NAND-Flash sind die Transistoren in Reihe geschaltet. Zum Lesen müssen deshalb alle Transistoren, die sich in der jeweiligen Reihe vor der Zelle, die ausgelesen werden soll, befinden, zuerst leitend gestellt werden. Dabei muss jedoch beachtet werden, dass versehentlich kein Schreibvorgang eingeleitet wird. Lese-, Schreib- und Löschvorgänge können nur blockweise geschehen und jeder Schreibvorgang benötigt zuvor einen Löschvorgang. Auch wenn diese Verknüpfung die Schreib- und Lesevorgänge

verkompliziert, überwiegt der Vorteil der Platzersparnis. Durch den Platz, der durch aufwändig angeordnete Auswahlleitungen eingespart werden kann, lässt sich die Anzahl der Transistoren und die Gesamtkapazität des Speichermediums erhöhen. Dieses ist in Bezug auf immer weiter steigende Datenmengen besonders wichtig. Um die besagte Kapazität weiter zu erhöhen, setzt man heutzutage auf MLC (Multi Level Cell) und TLC (Triple Level Cell). Diese erlauben, dass ein Transistor nicht nur eine 0 oder eine 1 speichern kann, sondern bei MLCs vier verschiedene Zustände (11, 10, 01, 00) und bei TLCs acht verschiedene Zustände (111, 110, 101, 011, 001, 010, 100, 000). Die einzelnen Zustände werden durch ein sehr genaues beladen des jeweiligen Floating-Gates erreicht. Hierbei werden hohe Anforderungen an die Präzision des Schreibvorganges gestellt, da geringe Abweichungen von der geforderten Elektronenanzahl, die auf das Floating-Gate geladen werden muss, zu einem falschen Zustand führen. Die verschiedenen Zustände lassen sich durch unterschiedlich viele Elektronen auf dem Floating-Gate unterscheiden. Wie schon beim Transistor mit nur zwei Zuständen wird beim Lesevorgang eine Schwellenspannung angelegt, anhand dieser ein Stromfluss festgestellt werden kann oder nicht. Der einzige Unterschied besteht darin, dass bei MLCs zwei Schwellenspannungen benötigt werden und bei TLCs drei (siehe Abbildung „MLC und TLC“). Mit Zunahme der Bit pro Zelle bei MLC und TLC sinkt die Lebensdauer, da jeder Schreib- und Löschvorgang die Oxidschicht beschädigt und bei immer kleineren Toleranzen diese Beschädigung sich stärker auf das Ergebnis auswirkt. Außerdem sinkt die Geschwindigkeit beim Schreib- und Lesevorgang, weil genauer gemessen und öfter gemessen werden muss. Abschließend muss erwähnt werden, dass NAND-Flash mit TLCs das am weitesten verbreitete Speichermedium von Flash ist, da Speicherdichte derzeit das ausschlaggebende Kriterium ist.

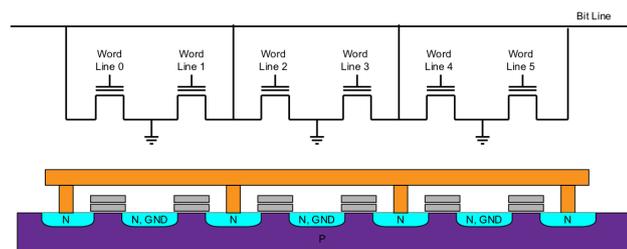


Abbildung 3.1: NOR-Flash

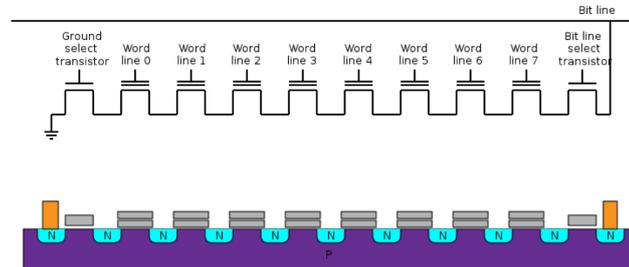


Abbildung 3.2: NAND-Flash

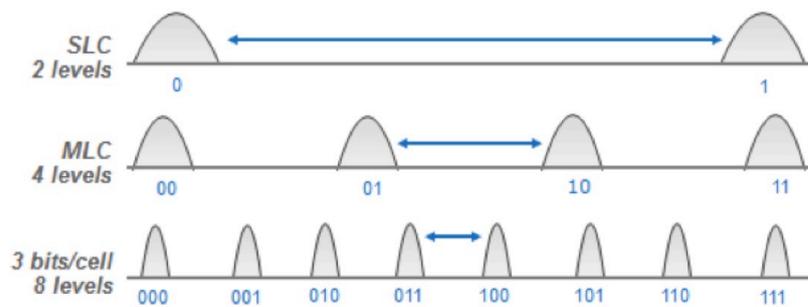


Abbildung 3.3: MLC und TLC

3.3 Flash-Controller und Dateisysteme

Der Flash-Controller ist ein Bauteil, das besonders bei SSDs wichtig ist und dort einige Limitierungen von Flash erweitern soll. Die angesprochenen Limitierungen sind Lebensdauer und Schreibgeschwindigkeit. Der Flash-Controller oder auch oft SSD-Controller genannt, beherbergt Firmware wie FTL (Flash Translation Layer). Der FTL bildet eine Emulationsschicht fürs sogenannte Mapping, welches ein Blocksystem erzeugt und das Ordnen von Speicherplätzen ermöglicht. Außerdem wird durch den Flash-Controller Wear-Leveling, Bad Block Management und Garbage Collection ermöglicht. Auf die Bedeutung dieser Fachbegriffe wird einzeln im Folgenden eingegangen. Beim Wear-Leveling unterscheidet man dynamisches und statisches Wear-Leveling. Beide Arten verlängern die Lebensdauer eines Flash-Speichers und erreichen dies durch einen Write Counter, der jeden Speicherplatz einen Wert zuweist, der angibt wie oft dieser schon beschrieben wurde. Beim dynamischen Wear-Leveling werden nur die Werte des Write Counters von freien Speicherplätzen verglichen und die niedrigsten Werte ausgewählt, um neue Daten zu schreiben. Dies führt dazu, dass die Speicherplätze von Daten, die regelmäßig

geändert werden oder neu sind, gleichmäßig abgenutzt werden. Daten, die jedoch lange nicht geändert wurden, werden nicht berücksichtigt. In Verbindung mit statischen Wear-Leveling werden diese Speicherplätze jedoch auch berücksichtigt, denn beim statischen Wear-Leveling werden die Write-Counter von allen Speicherplätzen nach dem niedrigsten durchsucht und wenn die Write-Counter von beschriebenen Speicherplätzen, die lange nicht verändert wurden, unter eine gewisse Grenze fallen, werden die dort gespeicherten Daten umgelagert und der Speicherplatz wird neu beschrieben. Bad Block Management beschreibt den Vorgang, in dem der Flash Controller nach ungewöhnlichen Spannungen sucht (Indiz für schadhafte Speicherplätze) und Blöcke, in denen dies auftritt, als schadhaft (bad) markiert. Die Markierung bewirkt, dass vorhandene Daten in diesen Block umgelagert werden und der Block danach gelöscht, sowie nicht mehr zur Speicherung von Daten benutzt wird. Damit dieses Vorgehen nicht umgehend zu einer Reduktion der Speicherkapazität führt, hält jede SSD ungenutzte Blöcke bereit, die dann an die Stelle schadhafter treten. Das Bad Block Management wird benötigt, um die Datenechtheit zu gewährleisten. Es hat den Nebeneffekt, dass die Lebensdauer und Schreibperformance erhöht werden. Um die Schreibperformance zu verbessern, gibt es die Garbage Collection. Diese findet nicht vollständig leere Blöcke und lagert alle Daten, die in diesen Blöcken aktuell sind, in andere Blöcke um. Die nun vollständig leeren Blöcke werden gelöscht, damit beim nächsten Schreibvorgang genügend freier Speicherplatz vorhanden ist. Vollständig leere Blöcke sind Blöcke, die keine Daten oder Daten, die zuvor zum Löschen vorgemerkt wurden, beinhalten. Um besonders effiziente Flash-Controller anbieten zu können, entwickeln die meisten Flash-Produzenten eigene Dateisysteme. Diese sind meist proprietär und verbessern FTL. Alle Dateisysteme bilden die Schnittstelle zum Dateisystem des jeweiligen Betriebssystems. Beispiele für Dateisysteme, die bei Flash eingesetzt werden, sind das Journaling Flash File System, exFat (Nachfolger von Fat von Microsoft) und Extrem FFS von SanDisk.

3.4 Vergleich SSD und HDD

SSDs verdrängen aus vielen Bereichen HDDs. Dies liegt insbesondere an den Vorteilen von SSDs. Hier sollen nun die wichtigsten Vorteile von HDDs und SSDs gegenübergestellt werden, um diese Entwicklung nachzuvollziehen. Die Vorteile von HDDs sind, dass im Idealfall der Benutzer sie so oft beschreiben kann, wie er es benötigt, die maximalen Kapazitäten höher ausfallen als bei SSDs und dazu der Preis deutlich geringer ist. Bei SSDs sind hingegen die Schreibzyklen durch den Verschleiß ihrer Oxidschichten limitiert. Jedoch sind die beliebigen Schreibzyklen der HDDs risikobehaftet, da der Schreibkopf der HDDs durch äußere Einflüsse wie Stöße beschädigt werden oder an der Disk selbst Schäden hervorrufen kann. Dieses Risiko entfällt bei SSDs, weil keine mechanisch beweglichen Teile vorhanden sind. Dadurch entstehen auch weniger Geräusche beim Benutzen der SSD. Außerdem bedingt dies, dass weniger Energie zum Betrieb benötigt wird und die Lesegeschwindigkeit höher ist. Zudem bietet die SSD durch Flash einen Betrieb in extremeren Umgebungstemperaturen, da kein Lese- oder Schreibkopf vorhanden ist, der Fehler verursachen könnte, durch z.B. Einfrieren.

4 3D Flash

In diesem Kapitel wird ein kurzer Ausblick auf die bisher neuste und vielversprechendste Ausprägung der Flash-Technologie, dem 3D Flash, gegeben.

4.1 3D Flash Technologie

Um den Aufbau und die Funktionsweise von 3D Flash zu verstehen, kann man sich einen typischen NAND-Flash vorstellen (wie in Abbildung 3.2.), der in der Mitte, der verketteten Transistoren, auseinander gedehnt wird und dann die beiden Seiten mit den Transistoren nach oben gefaltet werden (siehe Abbildung „3D Flash“). Dies entspricht nicht dem Herstellungsprozess eines 3D Flash, ist aber hilfreich, um den Aufbau und die Anordnung der Transistoren bei 3D Flash nachvollziehen zu können. Daran lässt sich leicht erkennen, dass nun nicht nur horizontal Transistoren verbaut werden, sondern ebenfalls die dritte Dimension genutzt wird, um Transistoren vertikal anzuordnen. Dies erhöht immens die Speicherdichte und soll außerdem die Zuverlässigkeit der Technologie erhöhen. Die Zuverlässigkeit litt, wie im Kapitel 3.2. schon beschrieben, mit Verschärfung der Toleranzen, welches notwendig war, um die Speicherdichte zu erhöhen. Da bei 3D Flash auch vertikal angeordnet wird, können die Hersteller den neuen Platz für zusätzliche Transistoren und zum Lockern der Toleranzen nutzen. Letzteres geschieht durch größere Oxidschichten und Verzicht auf TLCs. Man kann schon heute SSDs mit 3D Flash kaufen, jedoch kann ihr aktueller Verbreitungsgrad noch nicht mit NAND-Flash mithalten.

4.2 Samsung 3D V NAND

Ein Beispiel für 3D Flash ist „3D V NAND“ von Samsung. Samsung verwendet hier keine herkömmlichen Floating-Gates, wie zuvor beschrieben, sondern sogenannte Charge-Traps. Mit Hilfe dieser Charge-Traps kann Platz, der sonst für zwei Oxidschichten und ein Floating-Gate benötigt wurde, eingespart werden. Samsung ordnet diese Charge-Traps vertikal bis zu 90-mal übereinander an und lässt vier Bit pro Zelle/ Charge-Trap speichern. Dies führt zu enormer Steigerung der Speicherdichte und laut Samsung sogar zu einer Verbesserung der Energieeffizienz.

5 Zusammenfassung

Flash ermöglicht bemerkenswert schnelles Lesen von Daten und ist gegen äußere Einflüsse sehr robust. Besonders an den größten Nachteilen dieser Technologie, der geringen Speicherdichte und den begrenzten Schreibzyklen, wurden in den vergangenen Jahren stark gearbeitet, sodass diese mit Hilfe von geschickten Flash-Controllern und TLC erheblich abgemildert werden konnten. Auch der bisher deutliche Preisunterschied einer durchschnittlichen SSD gegenüber einer HDD konnte im Verlauf der letzten Jahre erheblich gesenkt werden. Durch 3D-Flash sollen diese Nachteile sogar vollständig umgangen werden. Jedoch bleibt abzuwarten inwieweit die versprochenen Verbesserungen der Hersteller, die 3D-Flash ermöglichen soll, gehalten werden können. Zusammenfassend kann man sagen, dass die Flash-Technologie im Bereich der kommerziellen Datenspeicherung immer wichtiger wird und 3D Flash die bisher beliebteste Ausprägung von Flash, den NAND-Flash, ablösen wird.

Literaturverzeichnis

- [1] Benjamin Benz, Erinnerungskarten, 2006, <https://www.heise.de/ct/artikel/Erinnerungskarten-290738.html>
- [2] Hermann Strass, So funktionieren die blitzschnellen Speicher, 2009, <https://www.storage-insider.de/so-funktionieren-die-blitzschnellen-speicher-a-115148/>
- [3] Melde, T. (2010). Modellierung und Charakterisierung des elektrischen Verhaltens von haftstellen-basierten Flash-Speicherzellen.
- [4] Heinrich Klar, Tobias Noll (2015), Integrierte Digitale Schaltungen, Vom Transistor zur optimierten Logikschaltung, 3. Auflage, Springer Vieweg, ISBN 978-3-540-69017-7
- [5] Srowik, R. (2008). Modellierung von Transistoren mit lokaler Ladungsspeicherung für den Entwurf von Flash-Speichern.
- [6] Micron, TN-29-42: Wear-Leveling Techniques in NAND Flash , 2008,<https://www.micron.com/resource-details/4c9ed96c-89f9-45c4-8921-4875a17b5650>
- [7] Corsair, USB Flash Wear-Leveling and Life Span, 2007, http://www.corsair.com/_faq/FAQ_flash_drive_wear_leveling.pdf
- [8] Wie funktioniert eine SSD ? Über Lebenszyklen, Wear Leveling, Garbage Collection und den Trim-Befehl, 2014, <https://www.tiramigoof.de/de/?p=7105>
- [9] Micron, TN-29-59: Bad Block Management in NAND Flash Memory Introduction, <https://www.micron.com/resource-details/8e059ff2-fb4f-4e05-974c-e205226d2318>
- [10] Dagmar Kirsten: Entwicklung, Entwurf und Anwendung von nichtflüchtigen Analogwertspeicherelementen auf Basis von Floating-gate-Speicherzellen in einer Standardtechnologie. Herbert Utz Verlag, 2011, ISBN 978-3-8316-4136-9
- [11] Samsung Newsroom, Samsung Brings Next Wave of High-Performance Storage with Fifth-generation V-NAND, 07.09.18, <https://news.samsung.com/us/samsung-fifth-generation-v-nand-mass-production/>

[12] Samsung V-NAND technology, https://www.samsung.com/us/business/oem-solutions/pdfs/V-NAND_technology_WP.pdf

[13] Samsung 3bit 3D V-NAND technology, https://www.samsung.com/us/business/discover/solid-state-drives/assets/pdf/3bit_V-NAND_White_Paper.pdf

[14] Beschreibung des ExFAT-Dateisystemtreiber-Updatepakets, 14.01.2017, <https://support.microsoft.com/de-de/help/955704/description-of-the-exfat-file-system-driver-update-package>

[15] David Woodhouse, JFFS : The Journalling Flash File System, 2018, https://www.researchgate.net/publication/228815169_JFFS_The_journalling_flash_file_system

[16] Britta Widmann, SanDisk stellt Flash-Dateisystem für SSDs vor, am 6. November 2008 , 17:05 Uhr, <https://www.zdnet.de/39198674/sandisk-stellt-flash-dateisystem-fuer-ssds-vor/>

[17] Sebastian Follmer, Festplatten: HDD und SSD - wo liegt der Unterschied?, 25.06.2018 12:35, https://praxistipps.chip.de/festplatten-hdd-und-ssd-wo-liegt-der-unterschied_43249

Abbildungsverzeichnis

1.1	Übersicht zu Einsatzmöglichkeiten von Flash (SLC NAND Flash Memory https://business.toshiba-memory.com/en-us/product/memory/slc-nand.html)	3
2.1	Klassischer Aufbau eines MOSFET (Wikimedia Commons, Cross section of a lateral MOSFET, 2017 https://commons.wikimedia.org/wiki/File:Lateral_mosfet.svg##/media/File:Lateral_mosfet.svg)	5
2.2	EPROM (Jeff Kabachinski, How to Choose Between Solid State Drives and Hard Disk Drives, 2014, The floating gate transistor, http://www.24x7mag.com/2014/11/choose-solid-state-drives-hard-disk-drives/)	6
2.3	Schwellenspannung (Understanding Flash: The Fall and Rise of Flash Memory, 2016, FG MOS Read Thresholds, https://flashdba.com/tag/understanding-flash/)	7
2.4	Fowler-Nordheim-Tunnel (Felix Kling, Tunneleffekt: Qualitativer Verlauf der Wellenfunktion, Welle trifft von links auf Potentialbarriere, 2010, https://commons.wikimedia.org/wiki/File:TunnelEffektKling1.png##/media/File:TunnelEffektKling1.png)	7
3.1	NOR-Flash (Wikimedia Commons, Cyferz, 10 July 2007, 15:19, Wiring and structure of NOR flash cells, https://commons.wikimedia.org/wiki/File:NOR_flash_layout.svg##/media/File:NOR_flash_layout.svg) .	9
3.2	NAND-Flash (Wikimedia Commons, Cyferz, 10 July 2007, 17:26, Wiring and structure of NAND flash cells, https://commons.wikimedia.org/wiki/File:Nand_flash_structure.svg##/media/File:Nand_flash_structure.svg)	10
3.3	MLC und TLC (Joel Hruska on June 28, 4-bit QLC breakthrough, https://www.extremetech.com/extreme/251774-western-digital-announces-new-96-layer-nand-4-bit-qlc-breakthrough)	10

Eidesstattliche Versicherung

Hiermit versichere ich an Eides statt, dass ich die vorliegende Arbeit im Studiengang Wirtschaftsinformatik selbstständig verfasst und keine anderen als die angegebenen Hilfsmittel – insbesondere keine im Quellenverzeichnis nicht benannten Internet-Quellen – benutzt habe. Alle Stellen, die wörtlich oder sinngemäß aus Veröffentlichungen entnommen wurden, sind als solche kenntlich gemacht. Ich versichere weiterhin, dass ich die Arbeit vorher nicht in einem anderen Prüfungsverfahren eingereicht habe und die eingereichte schriftliche Fassung der auf dem elektronischen Speichermedium entspricht.

Hamburg, 28.02.2019

Ort, Datum



Unterschrift